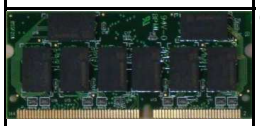
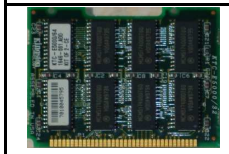
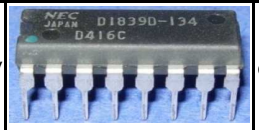
MÉMOIRES ORDINATEUR PC

NOM	NOM COMPLET	ANNEE MISE SUR LE MARCHÉ	TYPE	CONNECTEUR	NOMBRE DE BROCHES	LIGNES D'ADRESSES	LIGNES DONNÉES	CAPACITE MAXIMALE	MULTIPLICATEUR	TENSION	PHOTO	DESCRIPTION
DDR4	Double Data Rate N°4	2012 ?	SDRAM	DIMM	?		?		x 2 x 8 ?	1.2V & 1V		Cette évolution des mémoires de type DDR devrait permettre une vitesse du bus de l'ordre de 2 GHz. La tension de 1.2V, éventuellement 1V, permettra d'éviter une trop forte dissipation thermique. Les circuits utilisés pour ces mémoires devraient être gravés en 40 nm.
				SO-DIMM	?							
DDR3	Double Data Rate N°3	2007	SDRAM	DIMM	240		64 bits	16 Go	x 2 x 4	1.5V		Les mémoires DDR 3 sont une évolution de la technologie utilisée pour les mémoires DDR2, permettant le transfert des données avec un taux 8 fois plus important que la vitesse d'horloge des circuits de la mémoire. La tension plus basse d'alimentation permet d'éviter une dissipation thermique trop importante. Les barrettes DDR 3 ne sont pas compatibles avec les barrettes DDR2.
				SO-DIMM	204							
DDR2	Double Data Rate N°2	2003	SDRAM	DIMM	240	12 adresses 2 x banques	64 bits		x 2 x 2	1.8V		Evolution des technologies DDR, les mémoires DDR2 transmettent toujours les informations sur les fronts montants et descendants de l'horloge. Par rapport à la technologie DDR, les circuits internes de la mémoire fonctionnent sur une horloge quatre fois plus basse que le bus lui-même. Cela permet un taux de transfert important sur le bus reliant les mémoires à l'ordinateur, tout en limitant les contraintes sur la fabrication des circuits ainsi que la dissipation thermique. La latence de la mémoire à la base n'est pas différente de celle des mémoires DDR, mais l'amélioration des circuits permet également de diminuer cette caractéristique. Les circuits DDR2 ne sont pas compatibles avec les DDR.
				SO-DIMM	200	12 adresses 2 x banques						
DDR	Double Data Rate N°1	2000	SDRAM	DIMM	184	12 adresses 2 x banques	64 bits		x 2	2.5V		Technologie concurrente des mémoires RAMBUS, les mémoires DDR offrent un débit de données double (Double Data Rate - DDR), permettant le transfert d'informations sur le front montant et le front descendant du cycle d'horloge. La dénomination commerciale (par exemple PC 1600) indique le transfert maximal en Moctets par seconde, la dénomination DDR, ici DDR-200, correspondant au double de la fréquence horloge (100 MHz dans ce cas). Les mémoires DDR ont supplanté les mémoires RAMBUS grâce à leur facilité d'emploi, leur consommation raisonnable et leur prix moins élevé. Sur ce dernier point, certains fabricants de mémoires DDR ont été jugés coupables d'avoir vendu leur mémoires à pertes pour pouvoir concurrencer RAMBUS, et certains de leurs dirigeants emprisonnés.
				SO-DIMM	200	12 adresses						
RDRAM	Rambus Dynamic Random Access Memory	1999	RDRAM	DIMM	184		16 bits	512 MiO	x 2	2.5V		Technologie développée par la société du même nom, les mémoires RAMBUS sont les premières à utiliser la technique du débit de donnée double (Double Data Rate - DDR), permettant le transfert d'informations sur le front montant et le front descendant du cycle d'horloge. Différents facteurs, tels qu'une consommation électrique importante, la nécessité d'utiliser des terminaisons sur les emplacements non utilisés, la capacité maximale limitée à 512 Mi0 de chaque barrette, et l'arrivée sur le marché des technologies DDR moins chères ont limité l'usage de la RDRAM.
SDRAM	Synchronous Dynamic Random Access Memory	1993	SDRAM	DIMM	168	12 adresses 4 x CAS 4 x RAS	64 bits		x 1	3.3V		Les mémoires dynamiques synchrones utilisent une horloge pour synchroniser toutes les étapes de lecture et écriture sur la barrette mémoire. Cette synchronisation permet de mettre les données en "pipeline", permettant à un traitement de ne pas attendre la fin de l'autre pour commencer. La dénomination commerciale de ces mémoires (PC 66, PC 100 ou PC 133) indique la fréquence de fonctionnement de base des circuits composants ces mémoires. Une autre caractéristique de ces mémoires est la latence, nombre de cycles d'horloge permettant d'effectuer une opération. La latence du CAS (Column Address Strobe) par exemple, indique le nombre de cycles d'horloge entre l'entrée de la sélection de colonne de cellule mémoire, et la présence des données en sortie.
				SO-DIMM	144	14 adresses 4 x CAS 2 x RAS						

MÉMOIRES ORDINATEUR PC

NOM	NOM COMPLET	ANNEE MISE SUR LE MARCHÉ	TYPE	CONNECTEUR	NOMBRE DE BROCHES	LIGNES D'ADRESSES	LIGNES DONNÉES	CAPACITE MAXIMALE	MULTIPLICATEUR	TENSION	PHOTO	DESCRIPTION
SIMM 72	Single in Line Memory Module	1987	FPM, EDO	SIMM SO-DIMM	72	12	32 bits	128 MiO	x 1	5 V	 	Apparues sur les IBM PS/2 et autres ordinateurs à base de CPU 486 et suivant, les SIMM 72 broches permettent une capacité mémoire plus importante avec une largeur de données de 32 bits que les modèles SIMM 30. Comme ces dernières, les broches de chaque coté de la plaquette sont connectées électriquement ensemble. Les circuits mémoires peuvent être de technologie FPM (Fast Page Mode - permettant de lire les données sur la même ligne sans avoir à fermer puis réouvrir l'adressage de ligne), ou EDO (Extended Data Out - permettant de démarrer un nouvel adressage mémoire tout en gardant actives les données de la recherche précédente). Elles peuvent également en option inclure un système de correction d'erreur ECC.
SIP	Single in Line Package	1983	FPM	SIP	30	12	8 bits	16 MiO	x 1	+5 V		Conçue par certains fabricants pour des clones d'IBM XT, et basée sur la technologie SIMM 30, les mémoires SIP n'ont pas eu un succès important, lié principalement à la fragilité des broches.
SIMM 30	Single in Line Memory Module	1983	FPM	SIMM	30	12	8 bits	16 MiO	x 1	5 V		Conçues pour les ordinateurs PC IBM XT (CPU 286), les modules SIMM 30 sont beaucoup plus pratique à installer et remplacer que les circuits mémoires DIP. Les modules doivent être installés par 4.
DIP	Dual In Line Package	1981	FPM	Dual In Line Package	16	7	1	16 kio	x 0.5	+5V +12V		Type de mémoire dynamique utilisé sur les premières version de l'IBM PC, les circuits DRAM en boitier avec broches en ligne double étaient embrochés chacun dans un support. 16 kiO nécessitaient 9 circuits de 16 kibits, 1 bit étant utilisé pour le calcul de parité. Les 7 bits d'adresses ne suffisent pas pour les 16 kibits de données (14 sont nécessaires) l'adressage s'effectue en deux fois.

AVERTISSEMENT: Les informations communiquées dans ce document n'ont pour but que de présenter l'historique des modèles de mémoires RAM pour ordinateurs PC les plus courants et l'évolution de certains de leurs paramètres. Cette liste ne prétend pas être exhaustive, et les caractéristiques indiquées doivent être considérées comme des indications. Malgré le soin apporté à la réalisation de ce document, cette liste ne prétends pas être exempte d'erreurs. Commentaires et informations peuvent être envoyées à l'auteur: lucot@ieee.org.